1. Geheugen

Het cache-geheugen binnen de CPU bestaat uit

* + ROM geheugen
  + static RAM geheugen
  + dynamic RAM geheugen
  + niet-vluchtig geheugen

DIMM

* + is de actuele standaard voor geheugenmodules
  + betekent Dynamic Inline Modern Module
  + is een geheugenbank met enkelzijdige contacten
  + is de voorganger van SIMM

Refresh van het geheugen is nodig bij

* + DDR
  + SDRAM
  + SRAM
  + Flash

Asynchroon betekent

* + gelijktijdig
  + niet gelijktijdig
  + communicatief
  + niet communicatief

sDRAM geheugen is

* + synchroon en statisch
  + asynchroon en statisch
  + synchroon en dynamisch
  + asynchroon en dynamisch

Foutcontrole in het hoofdgeheugen gebeurt momenteel via

* + pariteit
  + triple channel
  + registered geheugen
  + error correction code (ECC)

Het principe van cache geheugen is

* + hoe sneller hoe kleiner
  + hoe kleiner hoe sneller
  + dat het altijd uit dynamisch geheugen bestaat
  + dat de processor de meest gebruikte instructies zo dicht mogelijk bij zich houdt

Bij de Core-i

* heeft elke kern een L3-geheugen
* heeft elke kern een L2-geheugen en delen ze samen een L3-geheugen
* heeft elke kern een L1-geheugen en delen ze samen een L2-geheugen
* heeft elke kern een L1-geheugen

Flash-BIOS gebruikt

* + ROM-chips
  + PROM-chips
  + EPROM-chips
  + EEPROM-chips

Flashgeheugen is

* + volatile & solid state
  + non-volatile & solid state
  + vluchtig & met bewegende delen
  + niet-vluchtig & met bewegende delen